

(19)대한민국특허청(KR)
(12) 등록특허공보(B1)

(51) . Int. Cl.⁶
 G02F 1/136

(45) 공고일자 2005년11월28일
 (11) 등록번호 10-0531398
 (24) 등록일자 2005년11월21일

(21) 출원번호	10-1999-0010384	(65) 공개번호	10-1999-0078272
(22) 출원일자	1999년03월25일	(43) 공개일자	1999년10월25일

(30) 우선권주장 1998-078771 1998년03월26일 일본(JP)

(73) 특허권자 산요덴키가부시키가이샤
 일본 오사카후 모리구치시 게이한 혼도오리 2쵸메 5반 5고

(72) 발명자 교코히라이
 일본기후肯하시마시후쿠주쵸히라카타7-21

유시진노
 일본기후肯기후시소덴-히가시마치9-20

(74) 대리인 장수길
 구영창

심사관 : 퇴-이종주

(54) 박막 트랜지스터 및 액정 표시 장치

요약

수분 또는 불순물 이온에 의해 TFT의 평탄화막 또는 충간막의 분극 발생에 따른 임계치 전압의 변화를 억제하고, 결점이 적어 면 내에서 균일한 밝기의 표시를 얻을 수 있는 TFT 및 LCD를 제공한다.

절연성 기판 상에, 게이트 전극, 게이트 절연막, 채널을 구비한 다결정 실리콘막, 채널 상에 설치한 스토퍼 절연막, 충간막, 소스 전극과 드레인 전극, 평탄화막, 및 투명 전극을 순서대로 구비한 박막 트랜지스터로서, 소스 전극 또는 드레인 전극 중 어느 한쪽 전극이 채널의 상측을 덮도록 하여 충간막 상에 설치되어 있는 TFT이다.

대표도

도 1

색인어

박막 트랜지스터, 액정 표시 장치, 충간막, 평탄화막, 소스 전극, 드레인 전극, 투명 전극

명세서

도면의 간단한 설명

도 1은 본 발명의 실시예를 나타내는 TFT의 평면도.

도 2는 본 발명의 실시예를 나타내는 TFT의 단면도.

도 3은 본 발명의 실시예를 나타내는 LCD의 단면도.

도 4는 본 발명의 실시예를 나타내는 TFT의 평면도.

도 5는 본 발명의 실시예를 나타내는 TFT의 단면도.

도 6은 종래의 TFT의 평면도.

도 7은 종래의 LCD의 단면도.

<도면의 주요 부분에 대한 부호의 설명>

1 : 절연성 기판

2 : 게이트 전극

4 : 능동층

5 : 소스

6 : 드레인

7 : 채널

8 : 스토퍼

12 : 충간막

15 : 평탄화막

16 : 표시 전극

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

본 발명은, 평탄화막을 구비한 박막 트랜지스터 (Thin Film Transistor, 이하 「TFT」라고 칭함) 및 그 TFT를 스위칭 소자로서 이용한 액정 표시 장치 (Liquid Crystal Display, 이하 「LCD」라고 칭함)에 관한 것이다.

최근, 액티브 매트릭스 방식 LCD의 구동 드라이버 소자 또는 화소 구동 소자로서 다결정 실리콘막을 능동층으로서 이용한 TFT의 개발이 진행되고 있다.

이하에 종래의 TFT를 구비한 LCD에 대해 설명하겠다.

도 6에 종래의 화소부의 TFT의 평면도를 나타내고, 도 7에 TFT를 이용한 LCD의 도 6 중의 C-C 선에 따른 단면도를 나타낸다.

도 6에 도시된 바와 같이, 화소부의 TFT는, 게이트 신호를 공급하는 게이트 신호선 G와 영상 신호를 공급하는 드레인 신호선 D의 교차점 부근에 설치되어 있고, 그 소스는 표시 전극에 접속되어 있다.

도 7에 따라 TFT의 구조에 대해 설명한다.

석영 유리, 무알칼리 유리 등으로 이루어지는 절연성 기판(1) 상에, 크롬(Cr), 몰리브덴(Mo) 등의 고용접 금속으로 이루어지는 게이트 전극(2), 게이트 절연막(3), 및 다결정 실리콘막으로 이루어지는 능동층(4)을 순서대로 형성한다.

그 능동층(4)에는, 게이트 전극(2) 상의 채널(7)과, 채널(7)의 양측에 채널(7) 상의 스토퍼(8)를 마스크로 하여 이온 주입하여 형성되는 소스(5) 및 드레인(6)이 설치되어 있다.

그리고, 게이트 절연막(3), 능동층(4) 및 스토퍼(8) 상의 전면에, SiO_2 막(9), SiN 막(10) 및 SiO_2 막(11)의 순으로 적층된 충간막(12)을 형성하고, 드레인(6)에 대응하여 설치한 컨택트 홀에 Al 등의 금속을 충전하여 드레인 전극(13)을 형성한다. 또한 전면에 예를 들면 유기 수지로 이루어져 표면을 평탄하게 하는 평탄화막(15)을 형성한다. 그리고, 그 평탄화막(15)의 소스(5)에 대응한 위치에 컨택트 홀을 형성하고, 이 컨택트 홀을 통해 드레인(5)과 컨택트한 ITO (Indium Thin Oxide)로 이루어져 드레인 전극(14)을 겸한 투명 전극(16)을 평탄화막(15) 상에 형성한다.

이렇게 해서 제조된 TFT를 구비한 절연성 기판(1) 및 이 기판(1)에 대향한 전극 등(도면 생략)을 구비한 대향 기판(17)의 주변을 밀봉 접착제(18)에 의해 접착하고, 형성된 공극에 액정(19)을 충전한다.

그런데, 이러한 종래의 TFT의 구조에서는, 경화시에 발생하는 밀봉 접착제로부터의 불순물 또는 불순물 이온, 또는 평탄화막(15)과 접하는 액정(19) 내의 수분 또는 불순물 이온, 또는 밀봉부가 박리되어 부유한 장소(20)를 통해 외부로부터 진입하는 수분, 또는 평탄화막(15)이 대기기에 접착함에 따라 부착하는 대기 내의 수분 등이 평탄화막(15) 표면에 부착되어 그 평탄화막(15) 표면이 전하를 띠게 되고, 평탄화막(15) 또는 충간막(12) 각각의 막의 상하에서 분극이 발생한다.

그 때문에, TFT에 백 채널(back channel)이 형성되어 버리고, TFT의 임계치 전압이 변화해 버린다는 결점이 있었다.

또한, 이 TFT를 LCD에 이용한 경우에서도, TFT의 임계치 전압이 증가하는 방향으로 변화하면 TFT의 온 전류가 저하하여 화소가 항상 빛나는 휘점 결합이 발생하고, 반대로 임계치 전압이 감소하는 방향으로 변화하면 오프 전류가 증가하여 화소가 충분히 빛나지 않은 멀접 결합이 발생하게 되어 양호한 표시를 얻을 수 없게 되는 동시에, 또한 각 TFT에서 임계치 전압이 변동되면 면 내에서 균일한 밝기의 표시를 얻을 수 없다고 하는 결점이 있었다.

발명이 이루고자 하는 기술적 과제

그래서 본 발명은, 상기된 종래의 결점을 감안하여 이루어진 것으로, TFT 상의 평탄화막 또는 충간막의 분극을 억제함으로써, 임계치 전압이 안정된 TFT, 및 휘점 등의 결합을 감소시키고 면 내에서 균일한 밝기의 표시를 얻을 수 있는 LCD를 제공하는 것을 목적으로 한다.

본 발명의 TFT는, 절연성 기판 상에 게이트 전극, 게이트 절연막, 채널을 구비한 다결정 실리콘막, 이 채널 상에 설치한 스토퍼 절연막, 충간막, 소스 전극과 드레인 전극, 평탄화막, 및 투명 전극을 순서대로 구비한 박막 트랜지스터로서, 소스 전극 또는 드레인 전극 중 어느 한쪽 전극이 채널 상측으로 연장하여 충간막 상 및 /또는 투명 전극이 채널 상측으로 연장하여 평탄화막 상에 설치되어 있다.

또한, 본 발명의 LCD는, 상술된 박막 트랜지스터를 구비한 것이다.

발명의 구성 및 작용

<제1 실시예>

이하에 본 발명의 제1 실시예의 TFT에 대해 설명한다.

도 1에 본 발명의 TFT의 평면도를 나타내고, 도 2에 도 1중의 A-A선에 따른 단면도를 나타낸다.

도 1에 도시된 바와 같이, 게이트 신호선 G와 드레인 신호선 D의 교차점 부근에, 표시 전극(16)을 접속한 TFT가 설치되어 있다.

도 2에 도시된 바와 같이, 석영 유리, 무알칼리 유리 등으로 이루어지는 절연성 기판(1) 상에, Cr, Mo 등의 고용접 금속으로 이루어지는 게이트 전극(2), SiN 막과 SiO_2 막으로 이루어지는 게이트 절연막(3), 및 다결정 실리콘막으로 이루어지는 능동층(4)을 순서대로 형성한다.

그 능동층(4)에는, 게이트 전극(2) 상측의 채널(7)과, 그 채널(7)의 양측에 이온 주입되어 형성된 소스(5) 및 드레인(6)이 설치되어 있다.

채널(7) 위에는, 소스(5) 및 드레인(6)을 형성할 때의 이온 주입시에, 채널(7)에 이온이 들어가지 않도록 채널(7)을 덮는 마스크의 역할을 하는 SiO_2 막으로 이루어지는 스토퍼(8)가 설치된다.

그리고, 게이트 절연막(3), 능동층(4) 및 스토퍼(8) 상의 전면에, SiO_2 막(9), SiN막(10) 및 SiO_2 막(11)의 순으로 적층된 충간막(12)을 형성한다. 또한 드레인(6)에 대응하여 그 충간막(12)에 설치한 컨택트 홀에 Al 등의 금속을 충전하여 드레인 전극(13)을 형성한다. 그리고 전면에 예를 들면 유기 수지로 이루어지는 평탄화막(15)을 형성한다. 이 평탄화막(15)의 소스(5)에 대응한 위치에 컨택트 홀을 형성하고, 소스(5)에 접속한 ITO 등의 투명 도전 재료로 이루어져 소스 전극(14)을 겸한 투명 전극인 표시 전극(16)을 형성한다.

이 때, 표시 전극(16)은 도 1 및 도 2에 도시된 바와 같이, 적어도 채널(7)을 덮도록 형성되어 있다.

그렇게 함으로써, 액정 중의 수분 또는 밀봉 접착제의 간극으로부터 진입한 수분이 채널 상의 평탄화막(15) 표면에 부착하는 경우가 없으므로, 분극을 방지할 수가 있어 백 채널의 발생을 억제할 수 있다. 즉, TFT의 임계치 전압을 안정시킬 수 있기 때문에, 액정 표시 패널의 면 내에서의 휘도 변동을 감소시킬 수 있다.

또한, 각 표시 전극으로 공급되는 전압은 표시 영역에서 동일하기 때문에 비록 표시 영역 내의 어느 특정 장소(예를 들면 패널 주변)의 TFT로 분극에 의한 백 채널이 발생하게 되었다고 해도, 각 표시 영역에는 채널 상측에 설치한 표시 전극에 의해 동일한 전압이 인가되기 때문에, 각 표시 영역에서는 동일한 정도의 백 채널이 발생되고, 따라서 각 표시 영역의 밝기는 균일해진다.

또, 상술된 TFT를 LCD에 이용한 경우에, 도 3에 도시된 바와 같이 TFT의 구조는, 상술된 도 2에 기재된 바와 같이 채널 상측의 평탄화막 상에 표시 전극을 배치한 TFT 구조이고, 또한 LCD의 구조는, 그 TFT를 구비한 절연성 기판(1)과 이 기판(1)에 대향한 대향 기판(17)의 주변을 밀봉 접착제(18)에 의해 접착하고, 양 기판(1, 17)에 의해 형성된 공극에 액정(19)을 충전한 구조이다.

따라서, 충간막 및 평탄화막 표면에의 전하 축적 또는 평탄화막 상하에서의 분극을 방지할 수 있고, 임계치 전압이 안정된 TFT를 이용하기 때문에, 휘점 등의 결함을 감소시켜 면 내에서 균일한 밝기의 표시를 얻을 수 있는 LCD를 얻을 수 있다.

<제2 실시예>

이하에 본 발명의 제2 실시예에 대해 설명하겠다.

도 4에 본 발명의 제2 실시예의 TFT의 평면도를 나타내고, 도 5에 도 4의 B-B 선에 따른 단면도를 나타낸다.

도 5에 도시된 바와 같이, 제2 실시예의 TFT의 구조는, 제1 실시예에 도시한 충간막(12)까지의 구조와 동일하다.

제1 실시예와 다른 점은, 제1 실시예에서는 표시 전극(16)이 적어도 채널(7)을 덮었지만, 본 실시예에서는 드레인 전극(13)이 적어도 채널(7)을 덮도록 했다는 것이다.

드레인 전극(13)은, 소스(6) 상의 컨택트 홀에 AI을 충전하여 형성할 때에, 채널(7)을 덮도록 연장시킴으로써 형성한다.

그리고, 평탄화막(15) 및 표시 전극(16)을 차례로 형성하여 TFT가 완성된다.

이상으로부터, 액정 내의 수분 또는 밀봉 접착제의 간극으로부터 진입한 수분이 채널 상의 평탄화막(15) 표면에 부착하여 분극이 발생해도, 채널(7)을 덮도록 형성한 드레인 전극(13)에 의해 충간막(12)에 분극이 발생하는 것을 방지할 수 있으므로 백 채널의 발생을 억제할 수가 있다.

또한, 각 드레인 전극으로 공급되는 전압은 표시 영역에서 동일하므로 비록 표시 영역 내의 어느 특정한 장소(예를 들면 패널 주변)의 TFT에 분극에 의한 백 채널이 발생하게 되었다고 해도, 각 표시 영역에는 채널 상측에 설치한 드레인 전극에 의해 동일한 전압이 인가되기 때문에, 동일한 정도의 백 채널이 발생되므로 표시 영역 내에서 균일한 밝기의 표시로 볼 수 있다.

즉, TFT의 임계치 전압을 안정시킬 수 있기 때문에, 액정 표시 패널의 면 내에서의 휘도의 변동을 감소시킬 수 있다.

또, 본 실시예에서는 드레인 전극(13)을 채널(7) 상에 채널을 덮도록 형성했지만, 소스 전극(14)을 드레인 전극(13)과 동시에 AI에 의해 형성하고, 채널(7) 상에 소스 전극(14)을 연장시켜 형성해도 좋다. 그 때, 표시 전극(16)은, AI로 이루어지는 소스 전극(14)과 컨택트하게 된다.

또, 본 실시예의 TFT를 LCD에 응용한 경우의 구조는, 예를 들면 도 3에 도시된 LCD를 구성하는 TFT를 도 4에 도시된 TFT로 대체한 구조이다.

또한, 상술된 각 실시예에서는 LCD의 표시 영역의 화소부의 TFT에 대해 설명했지만, 본 발명은 그것에 한정되는 것이 아니라, 표시 영역에 스캐닝 신호 또는 영상 신호를 공급하는 표시 영역 주변의 구동 회로 중의 TFT에도 적용은 가능하다. 그 때는, ITO 막을 구동 회로 중의 TFT 상의 충간막 상에 설치한다. 이 때의 ITO 막의 전위는 플로팅이라도 좋고, 대향 기판 상의 대향 전극과 동일 전위라도 좋다.

그러한 경우에도, 화소부의 TFT와 마찬가지로 TFT의 임계치 전압의 변화가 없어져 표시 영역에의 각 신호를 안정적으로 공급할 수 있으므로, 양호한 표시를 얻을 수 있다.

또한, 각 실시예에서 TFT는 게이트를 2개 구비한 소위 더블 게이트 구조에 대해 설명했지만, 게이트가 하나인 소위 싱글 게이트 구조라도 동일한 본 발명의 효과를 얻을 수 있다.

발명의 효과

본 발명에 따르면, 충간막의 상하에서 분극하는 것을 방지할 수 있으므로, 백 채널 발생을 억제에 의한 임계치 전압의 안정된 TFT를 얻을 수 있고, 휘점 등의 결함을 감소시켜 면 내에서 균일한 밝기의 표시를 얻을 수 있는 LCD를 얻을 수 있다.

(57) 청구의 범위

청구항 1.

절연성 기판 상에, 게이트 전극, 게이트 절연막, 채널을 포함한 다결정 실리콘막, 해당 채널 상에 설치한 스토퍼 절연막, 충간막, 소스 전극과 드레인 전극, 평탄화막, 및 투명 전극을 순차적으로 포함한 보텀 게이트(bottom gate)형 박막 트랜지스터로서,

백 채널이 생기는 것을 방지하기 위해 상기 소스 전극 또는 드레인 전극 중 어느 한쪽 전극만이 상기 채널을 갖는 다결정 실리콘막의 상측으로 연장하고, 상기 게이트 전극은 상기 다결정 실리콘막을 사이에 두고 상기 소스 전극 또는 드레인 전극과는 반대측에 설치되어 있는 것을 특징으로 하는 박막 트랜지스터.

청구항 2.
삭제

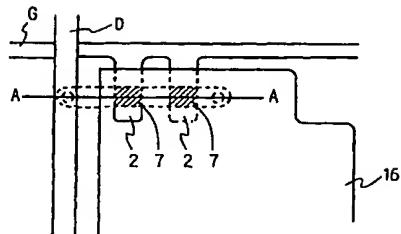
청구항 3.
삭제

청구항 4.

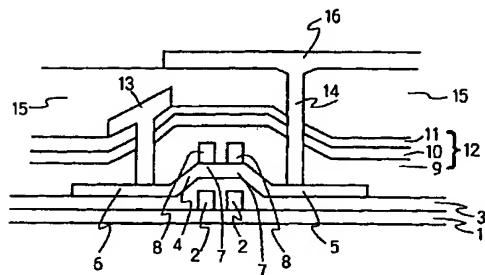
제1항에 기재된 박막 트랜지스터를 포함하는 것을 특징으로 하는 액정 표시 장치.

도면

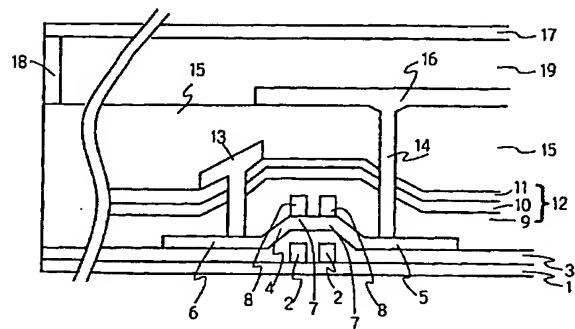
도면1



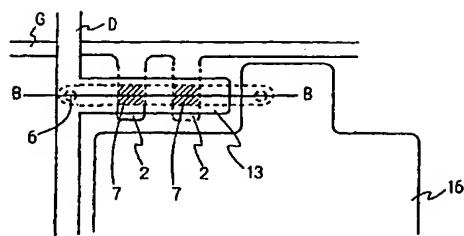
도면2



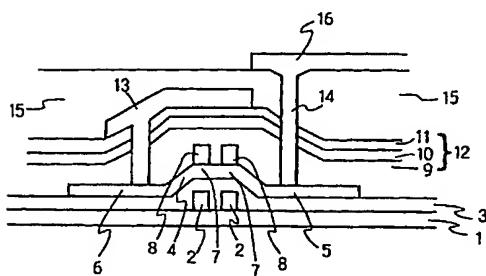
도면3



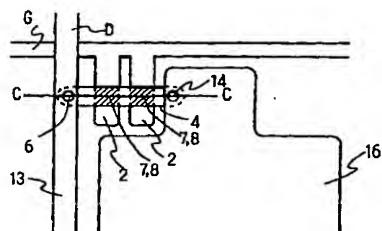
도면4



도면5



도면6



도면7

